

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of :
: **Chiung-Pin WANG** : Group Art Unit: Not Yet Assigned
: :
Application No.: Not Yet Assigned : Examiner: Not Yet Assigned
: :
Filed: February 27, 2004 :

For: **LCD DISPLAY OF SLIM FRAME STRUCTURE**

CLAIM TO PRIORITY UNDER 35 U.S.C. § 119

Assistant Commissioner of Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

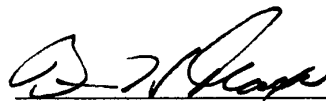
Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant
claims the right of priority based upon **Taiwanese Application No. 092121532, filed
August 6, 2003.**

A certified copy of Applicant's priority document is submitted herewith.

Respectfully submitted,

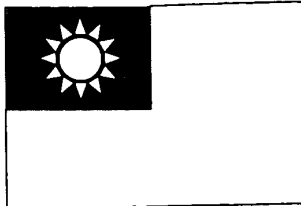
By:



Bruce H. Troxell
Reg. No. 26,592

TROXELL LAW OFFICE PLLC
5205 Leesburg Pike, Suite 1404
Falls Church, Virginia 22041
Telephone: (703) 575-2711
Telefax: (703) 575-2707

Date: February 27, 2004



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 08 月 06 日
Application Date

申請案號：092121532
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 8 月 28 日
Issue Date

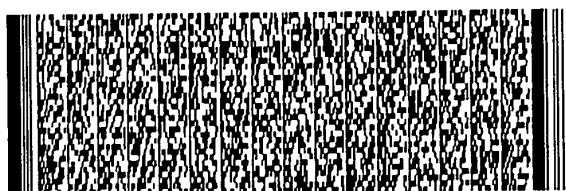
發文字號：09220866610
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	窄邊框設計之液晶顯示面板
	英 文	LCD DISPLAY OF SLIM FRAME DESIGN
二、 發明人 (共1人)	姓 名 (中文)	1. 王炯賓
	姓 名 (英文)	1. Chiung-Pin WANG
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 彰化縣田中鎮居仁街150巷8號
	住居所 (英 文)	1. No. 8, Lane 150, Chu Jen Street, Tien Chung Chen, Chang Hua Hsien, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英文)	1. AU Optronics Corp.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹市科學工業園區力行二路1號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 1, Li-Hsin Rd. 2, Science-Based Industrial Park, Hsinchu 300, Taiwan R.O.C.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1. Kun-Yao LI



四、中文發明摘要 (發明名稱：窄邊框設計之液晶顯示面板)

一種平面顯示面板，包括一玻璃基板、複數個第一導線、一介電層與複數個第二導線。玻璃基板上表面可區分為一顯示區域與一包圍顯示區域之邊框區域，複數個畫素元件係陣列分布於顯示區域上，且每一畫素元件包括一薄膜電晶體以為控制。第一導線係製作於邊框區域上，用以控制一部份上述薄膜電晶體之開關，而介電層係製作於邊框區域上，並且覆蓋上述第一導線，同時，第二導線係製作於介電層上，用以控制其餘上述薄膜電晶體之開關。

五、(一)、本案代表圖為：第三B圖

(二)、本案代表圖之元件代表符號簡單說明：

薄膜電晶體面板30

畫素電極層60

矩形顯示區域310

六、英文發明摘要 (發明名稱：LCD DISPLAY OF SLIM FRAME DESIGN)

A LCD display comprising a glass substrate, a plurality of first conductive lines, a dielectric layer and a plurality of second conductive lines. An upper surface of the glass substrate can be divided into a display region and a surrounding frame region. A plurality of pixel devices is located on the display region, and each of the pixel devices comprises a thin film transistor



四、中文發明摘要 (發明名稱：窄邊框設計之液晶顯示面板)

邊框區域320

薄膜電晶體330

閘極線340

信號線350

第一導線324

第二導線328

連接結構370

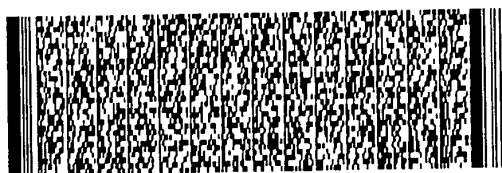
第一插塞372

導電連線374

第二插塞376

六、英文發明摘要 (發明名稱：LCD DISPLAY OF SLIM FRAME DESIGN)

(TFT) utilized as a switch. The first conductive line is located on the frame region to control on and off of a portion of the TFTs, the dielectric layer is formed on the frame region and covering the first conductive line, and the second conductive line is formed on the dielectric layer to control on and off of the other TFTs.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

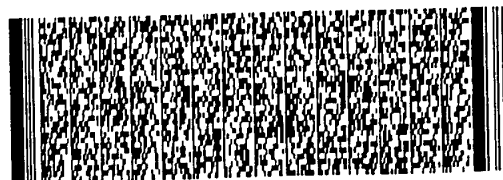
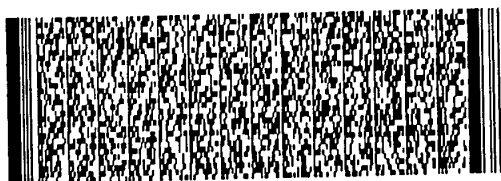
發明所屬之技術領域：

本發明係關於一種液晶顯示面板，特別是關於一種縮小液晶顯示面板邊框寬度，以提高顯示範圍之液晶顯示面板。

先前技術：

液晶顯示面板 (liquid crystal display, LCD) 係藉由驅動液晶分子轉向，改變液晶層之透光度以達到顯示之目的。為了驅動液晶分子轉向，在液晶層之上下分別製作有一電極層，以提供驅動液晶分子所需之一驅動電壓。其中，下電極層係一具低功函數 (Low Work Function) 之金屬導電電極，作為電子發射層，下電極層材料可以係鋰 (Li)、鎂 (Mg)、鈣 (Ca)、鋁 (Al)、銀 (Ag)、銦 (In) 等及其合金，其厚度一般約為 100~400 奈米。而上電極層係一透明導電層，以作為電洞發射層。目前最常使用之透明導電材料為銦錫氧化物 (ITO)。

請參照第一圖，顯示一典型液晶顯示面板 1，包括一彩色面板 10 與一薄膜電晶體面板 30，一液晶層 20 係夾合於彩色面板 10 與薄膜電晶體面板 30 之間。在薄膜電晶體面板 30 之上表面製作有一薄膜電晶體陣列，其中，每一薄膜電晶體係連接有一畫素電極，並且，在彩色面板 10 之下表面，製作有一共同電極。藉由共同電極與畫素電極間之電位差，以驅動液晶層 20 內液晶分子轉向。

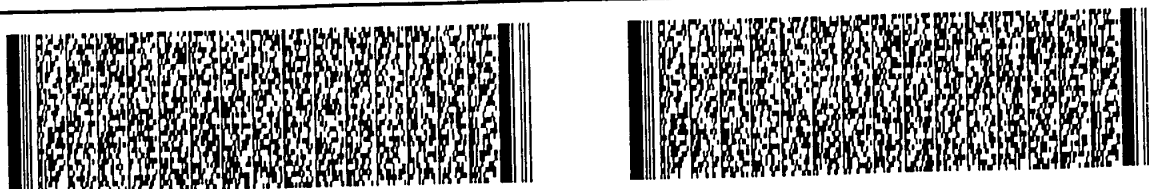


五、發明說明 (2)

請參照第二A圖，此圖係一典型薄膜電晶體面板30之俯視圖。此薄膜電晶體面板30之上表面可區分為一矩形顯示區域310與一邊框區域320。矩形顯示區域310係位於此薄膜電晶體面板30之中央位置，而邊框區域320包圍此矩形顯示區域310。請參照第二B與第二C圖，第二B圖對應於第二A圖中的位置D，而第二C圖係對應於第二B圖a-a'切割線之剖面示意圖。一薄膜電晶體330陣列係製作於矩形顯示區域310上。同一列薄膜電晶體330之間極係以一閘極線340相連，同一行薄膜電晶體330之源極係以一信號線350相連，並且，每一薄膜電晶體330之汲極分別連接有一畫素電極60。此外，複數個金屬導線322係製作於邊框區域320上，並且，每一金屬導線322分別連接至一上述閘極線340。藉此，一閘極驅動電路360可透過金屬導線322控制閘極線340之掃描時序。

一般而言，為了簡化製程，各個薄膜電晶體330之間極、閘極線340、以及金屬導線322，係製作於同一層金屬層。然而，受到微影製程之解析度以及製程環境中污染微粒的尺寸之限制，在各金屬導線322間必須具有一定間隔，以避免產生短路。因此，在薄膜電晶體面板上必須預留足夠之邊框區域320以容納上述金屬導線322，而導致顯示區域310的尺寸受到限制，無法進一步加大。

有鑑於此，本發明提出一種新的液晶顯示面板設計，可以降低邊框區域320之寬度，並藉以提高液晶顯示面板中，顯示區域310所佔之比例。



五、發明說明 (3)

發明內容：

本發明係提出一種液晶顯示面板，可藉由降低邊框區域之寬度，達到縮小顯示面板尺寸之目的。

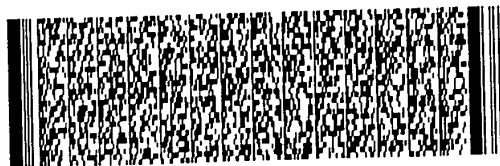
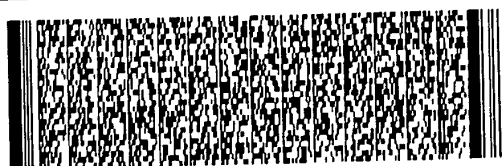
本發明所揭露之平面顯示面板，至少包括一玻璃基板、複數個第一導線、一介電層與複數個第二導線。在玻璃基板上表面可區分為一顯示區域與一邊框區域，複數個畫素元件係陣列分布於顯示區域上；邊框區域係包圍顯示區域，並且，每一畫素元件包括有一薄膜電晶體以控制畫素元件之顯示。

第一導線係製作於邊框區域上，用以控制一部份上述薄膜電晶體之開關，而介電層係製作於邊框區域上，並且覆蓋上述第一導線，同時，第二導線係製作於介電層上，用以控制其餘上述薄膜電晶體之開關。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

實施方式：

以下所示，係本發明液晶顯示面板一較佳實施例。請參照第一圖，一液晶顯示面板1包括一彩色面板10與一薄膜電晶體面板30，一液晶層20係夾合於彩色面板10與薄膜電晶體面板30之間。在薄膜電晶體面板30之上表面製作有一薄膜電晶體陣列，每一薄膜電晶體係連接有一畫素電極，並且，在



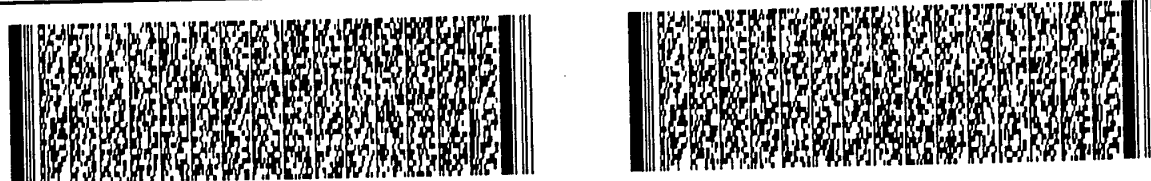
五、發明說明 (4)

彩色面板10之下表面，製作有一共同電極。藉由共同電極畫素電極間之電位差，驅動液晶層20內液晶分子轉向。

請參照第三A圖，薄膜電晶體面板30之上表面可區分為一矩形顯示區域310與一邊框區域320。其中，矩形顯示區域310位於薄膜電晶體面板30之中央位置，並且，邊框區域320包圍此矩形顯示區域310。請參照第三B圖，係對應於第三A圖中的位置E。一薄膜電晶體陣列係製作於矩形顯示區域310上。同一列薄膜電晶體330之閘極係以一閘極線340相連，同一行薄膜電晶體330之源極係以一信號線350相連，並且，每一薄膜電晶體之汲極分別連接有一畫素電極60。

請參照第三B圖與第三C圖，其中，第三C圖係對應於第三B圖b-b'切割線之剖面示意圖。複數個第一導線324，係沿著上述矩形顯示區域之邊緣，製作於邊框區域320上，並且，一介電層326係製作於邊框區域320上，覆蓋上述第一導線324。此外，複數個第二導線328，係沿著矩形顯示區域之邊緣，製作於介電層326上，一保護層341係製作於第二導線328與介電層326之上。上述第一導線324係連接有一部分之閘極線340，而上述第二導線328係連接其餘之閘極線340。藉此，一閘極驅動電路360可透過上述第一導線324與第二導線328控制閘極線340之掃描時序。

值得注意的是，第二導線328與閘極線340係製作於不同之金屬層。請參照第三D圖，係對應於第三B圖c-c'切割線。在第二導線328與閘極線340之間必須透過一連接結構370使二者相連，此連接結構370包括第一插塞372、導電連線374

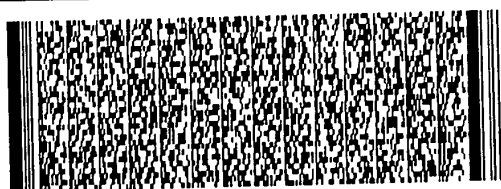


五、發明說明 (5)

與第二插塞376。上述第一插塞372係貫穿介電層326與保護層341，而第二插塞376係貫穿保護層341。導電連線374係製作於介電層341之上表面，並透過上述第一插塞372與第二插塞376，分別連接閘極線340與第二導線328。就一較佳實施例而言，此導電連線374與畫素電極60係製作於同一導電層，而一般常以鈹錫氧化物製作。反之，由於第一導線324與閘極線340係製作於同一層金屬層，即無此問題存在。

請參照第四A至四D圖，顯示本發明薄膜電晶體面板30製作流程之一較佳實施例。首先，如第四A圖所示，沉積一金屬層於一玻璃基材上，並且蝕刻製作複數個第一導線324、複數個閘極線340與薄膜電晶體陣列之複數個閘極331。同一列之閘極331係連接有一閘極線340，並且，一部分之閘極線340係連接至該些第一導線324。隨後，製作一介電層326於玻璃基材上，覆蓋上述第一導線324、閘極線340與閘極331。請參照第四B圖，接著沉積一金屬層於介電層326上，並蝕刻此金屬層，製作複數個第二導線328、複數個信號線350與薄膜電晶體330陣列之複數個源汲極332與333。並且，每一第二導線328係對應一未連接有第一導線324之閘極線340。

隨後，請參照第四C圖，製作一保護層341於玻璃基材上，覆蓋上述第二導線328、信號線350與源汲極332與333，並且在保護層341中製作開口327與329，分別用以暴露第二導線328與相對應之閘極線340。最後，請參照第四D圖，製作一氧化鈹錫層於保護層341上，並且填入上述開口327與



五、發明說明 (6)

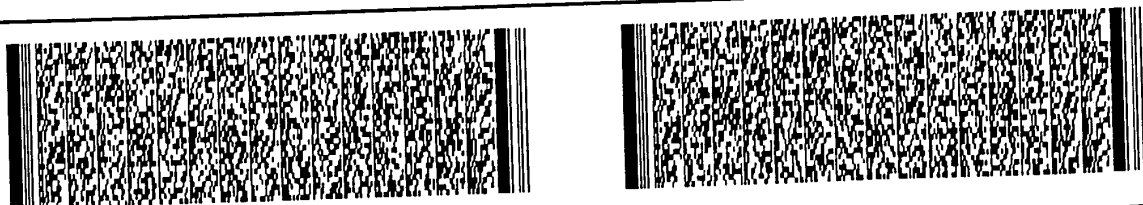
329 中，隨後，蝕刻此氧化銦錫層，製作複數個畫素電極 600 與複數個連接結構 370，並且，每一連接結構 370 具有一第一插塞 372、一導電連線 374 與一第二插塞 376，藉以連接第二導線 328 與相對應之閘極線 340。

相較於傳統液晶顯示面板 30 之邊框設計，本發明之設計具有下列特色：

(一) 當所需要之閘極線 340 數量為 n ，傳統之邊框設計中，必須製作數量為 n 之金屬導線 322，而本發明之邊框設計，利用製作於不同金屬層之第一導線 324 與第二導線 328，取代原有金屬導線 322 之功能，因此，所需第一導線 324 與第二導線 328 之數量均為 $n/2$ 。此外，在相同製程條件之情況下，在各金屬導線 322 之間、各第一導線 324 之間、以及各第二導線 328 之間，必須保持一預定距離以防止產生短路。因此，藉由本發明之邊框設計，可以降低邊框寬度至原有之一半。

(二) 在本發明之液晶顯示面板中，由於邊框之寬度降低，相對的，增加了液晶顯示面板之顯示範圍尺寸以及顯示區域 310 所佔之比例。

在較佳實施例之情況下，第一導線 324 與第二導線 328 均平行於矩形顯示區域 310 之邊緣分布，同時，介電層 326 可以選用氮化矽作為沉積材料，以在第一導線 324 與第二導線 328 間達到良好之隔離效果。為避免第一導線 324 與第二導線 328 中之信號傳遞，影響矩形顯示區域 310 內之正常顯示。最內側第一導線 324 與矩形顯示區域 310 邊緣之間隔，係大於相鄰



五、發明說明 (7)

二第一導線324之間隔，並且，最內側第二導線328與矩形顯示區域310邊緣之間隔，係大於相鄰二第二導線328之間隔。同時，為避免第一導線324與第二導線328之信號傳遞受到外圍環境之影響，最外側第一導線324與邊框區域320外緣之間隔，係大於相鄰二第一導線324之間隔，並且，最外側第二導線328與邊框區域320外緣之間隔，係大於相鄰二第二導線328之間隔。

請參照第三A圖，第一導線324與第二導線328係製作於邊框區域320之左側長邊。然而，若有其他設計上之需求，上述第一導線324與第二導線328亦可以製作於邊框區域320之右側長邊與上下短邊。此外，上述第一導線324與第二導線328不僅限於連接閘極線340，其他製作於薄膜電晶體面板30上之線路亦可以透過第一導線324與第二導線328進行訊號傳遞。

以上所述係利用較佳實施例詳細說明本發明，而非限制本發明之範圍，而且熟知此類技藝人士皆能明瞭，適當而作些微的改變及調整，仍將不失本發明之要義所在，亦不脫離本發明之精神和範圍。



圖式簡單說明

圖示簡單說明

第一圖係一習知液晶顯示面板之示意圖。

第二A、B與C圖係一習知薄膜電晶體面板之示意圖。

第三A至D圖係本發明薄膜電晶體面板一較佳實施例之示意圖。

第四A至D圖係本發明薄膜電晶體面板製作流程一較佳實施例之示意圖。

圖號說明

液晶顯示面板1

薄膜電晶體面板30

液晶層20

畫素電極層60

邊框區域320

閘極線340

金屬導線322

介電層326

第二導線328

閘極331

汲極333

連接結構370

導電連線374

彩色面板10

背光模組40

共同電極層50

矩形顯示區域310

薄膜電晶體330

信號線350

閘極驅動電路360

第一導線324

開口327, 329

源極332

保護層341

第一插塞372

第二插塞376



六、申請專利範圍

申請專利範圍：

1. 一種平面顯示面板，至少包括：

一玻璃基板，該玻璃基板之上表面可區分為一顯示區域與一邊框區域，複數個畫素元件係陣列分布於該顯示區域上，且每一該畫素元件包括有一薄膜電晶體以控制該畫素元件之顯示，而該邊框區域係包圍該顯示區域；

複數個第一導線，製作於該邊框區域上，用以控制一部份該些薄膜電晶體之開關；

一介電層，製作於該邊框區域上，且覆蓋該第一導線；以及

複數個第二導線，製作於該介電層上，用以控制其餘之該薄膜電晶體之開關。

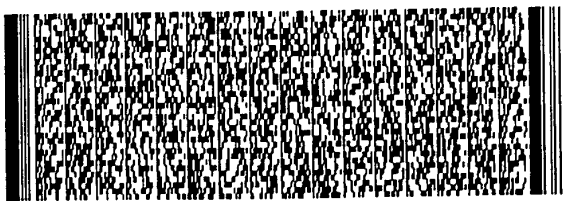
2. 如申請專利範圍第 1 項之平面顯示面板，其中該第一導線與該薄膜電晶體之閘極係位於同一層金屬層。

3. 如申請專利範圍第 1 項之平面顯示面板，其中該第二導線與該薄膜電晶體之源極與汲極係位於同一層金屬層。

4. 如申請專利範圍第 1 項之平面顯示面板，其中該複數個第一導線係沿著該顯示區域之邊緣，以一定間隔製作於該邊框區域上。

5. 如申請專利範圍第 1 項之平面顯示面板，其中該複數個第二導線係沿著該顯示區域之邊緣，以一定間隔製作於該邊框區域上。

6. 如申請專利範圍第 1 項之薄膜電晶體面板，其中該介電層係一氮化矽層。



六、申請專利範圍

7. 一種平面顯示面板之製作方法，該平面顯示面板包括有複數個薄膜電晶體控制各畫素之顯示，該製作方法至少包括下列步驟：

製作複數個閘極線與複數個第一導線於一玻璃基板上，且該些第一導線係連接一部份該些閘極線；

製作一介電層於該玻璃基板上，且覆蓋該些閘極線與該些第一導線；以及

製作複數個源極、複數個汲極與複數個第二導線於該介電層上，且該些第二導線係連接其餘之該些閘極線。

8. 如申請專利範圍第 7 項之製作方法，製作該閘極線與該第一導線之步驟包括：

製作一第一金屬層於該玻璃基板上；以及

蝕刻該第一金屬層以形成該些閘極線與該些第一導線，且該些第一導線係連接一部份該些閘極線。

9. 如申請專利範圍第 7 項之製作方法，製作該第二導線之步驟包括：

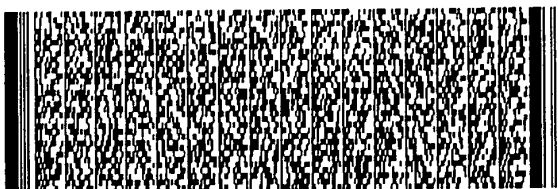
製作一第二金屬層於該介電層上；

蝕刻該第二金屬層以形成該些源極、該些汲極與該些第二導線；

製作一保護層於該介電層上，並且覆蓋該些源極、該些汲極與該些第二導線；

蝕刻該保護層，形成複數個窗口以暴露該些第二導線與其餘之該些閘極線；以及

製作複數個連接結構於該保護層上，並填入該些窗口



六、申請專利範圍

之中，使該些第二導線分別連接其餘之該些閘極線。

10.如申請專利範圍第7項之製作方法，其中該玻璃基板可區分為一顯示區域與一邊框區域，該閘極線係製作於該顯示區域上，該第一導線與該第二導線製作於該邊框區域上，且該邊框區域係包圍該顯示區域。

11.如申請專利範圍第7項之製作方法，其中該些第一導線係沿著該顯示區域之邊緣，以一定間隔製作於該邊框區域上。

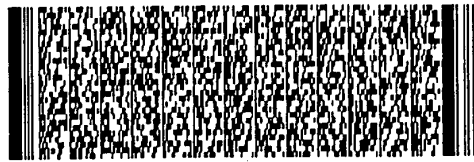
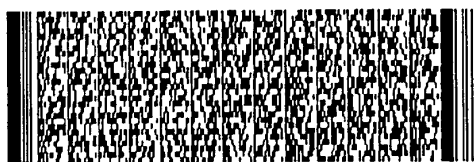
12.如申請專利範圍第7項之製作方法，其中該些第二導線係沿著該顯示區域之邊緣，以一定間隔製作於該邊框區域上。

13.如申請專利範圍第7項之製作方法，其中該介電層係以氮化矽材料製作。

14.一種液晶顯示面板，由上而下依序包括一彩色面板、一液晶層、一薄膜電晶體面板與一背光模組，該薄膜電晶體面板包括：

一矩形玻璃基板，該矩型玻璃基板之上表面可區分為一矩形顯示區域與一邊框區域，該矩型顯示區域係位於該矩型玻璃基板上表面之中央位置，且複數個畫素元件係陣列分布於該矩形顯示區域上，每一該畫素元件至少包括一薄膜電晶體以控制該畫素元件之顯示，而該邊框區域係位於該矩形玻璃基板上表面之周邊位置，且包圍該矩形顯示區域；

複數個第一導線，係平行於該矩形顯示區域之一側



六、申請專利範圍

邊，以一定間隔製作於該側邊外側之該邊框區域上，該第一導線係與該薄膜電晶體之閘極位於同一層金屬層，並且分別電性連接至一部份該薄膜電晶體之閘極；




一介電層，係製作於該側邊外側之該邊框區域上，且覆蓋該第一閘極線；以及

複數個第二導線，係平行於該矩形顯示區域之該側邊，以一定間隔製作於該介電層上，該第二導線與該薄膜電晶體之源極與汲極係位於同一層金屬層，並且分別電性連接至其餘之該些薄膜電晶體之閘極。

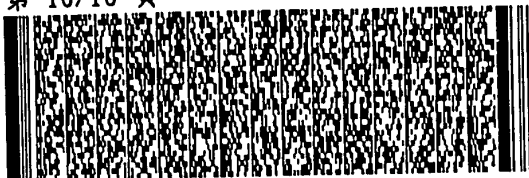
15.如申請專利範圍第14項之液晶顯示面板，更包括一驅動電路，分別經由該第一導線與該第二導線，連接至該薄膜電晶體之閘極。

16.如申請專利範圍第14項之液晶顯示面板，其中該介電層係一氮化矽層。





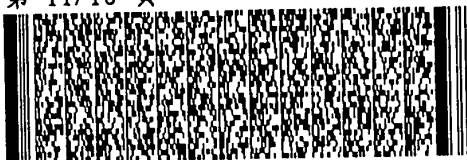
第 10/16 頁



第 11/16 頁



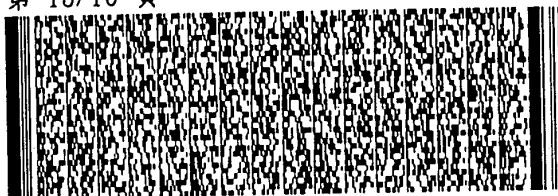
第 11/16 頁



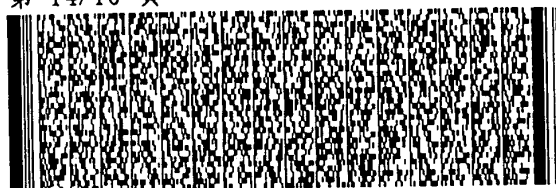
第 12/16 頁



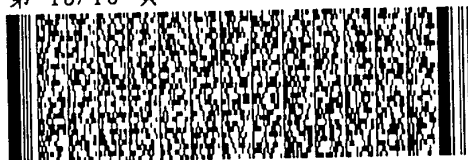
第 13/16 頁



第 14/16 頁



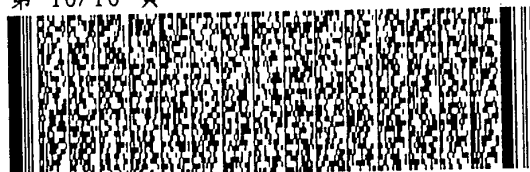
第 15/16 頁



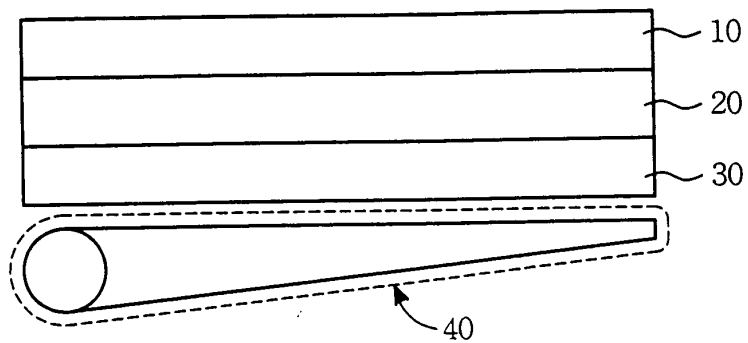
第 15/16 頁



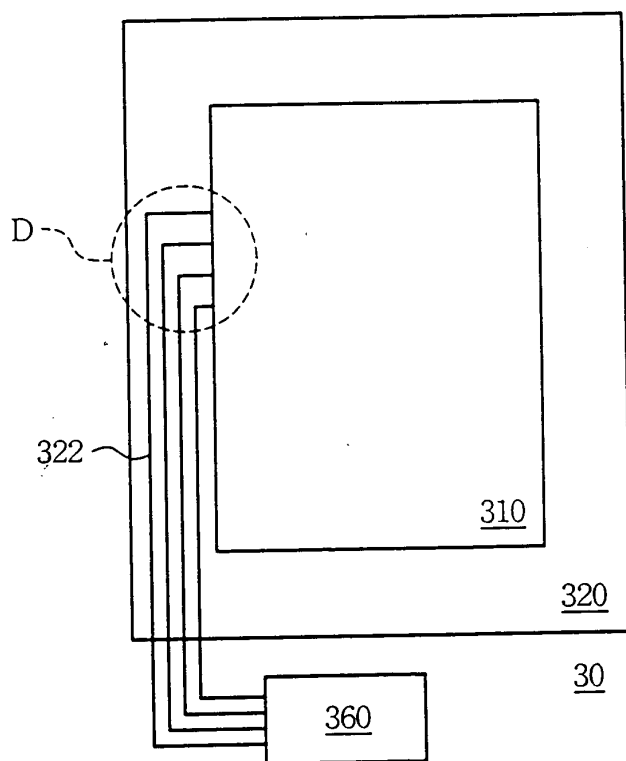
第 16/16 頁



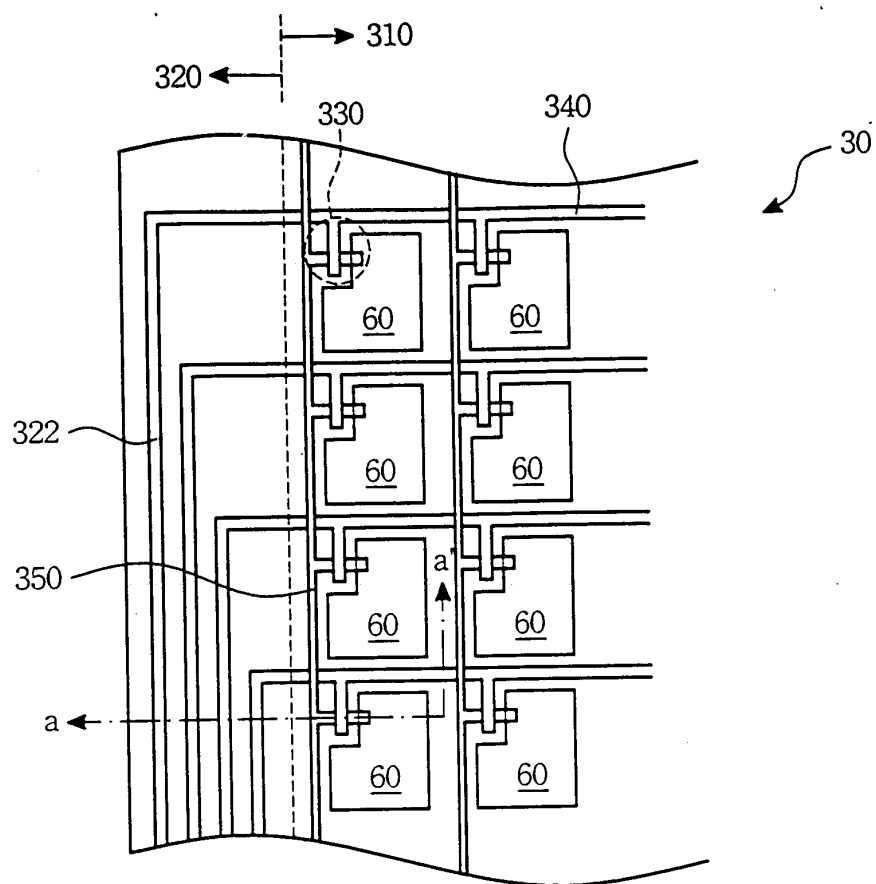




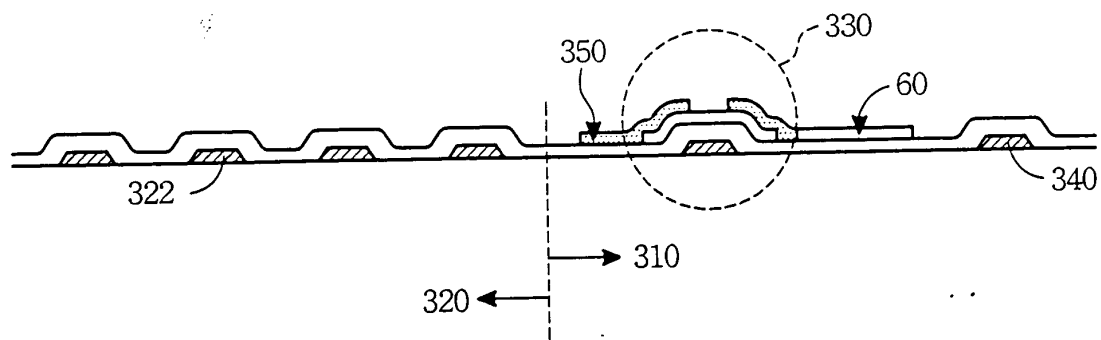
第一圖



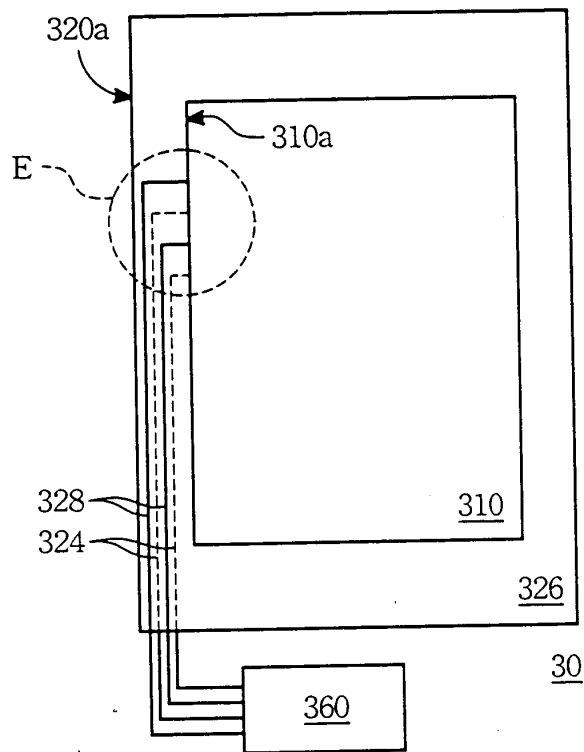
第二 A 圖



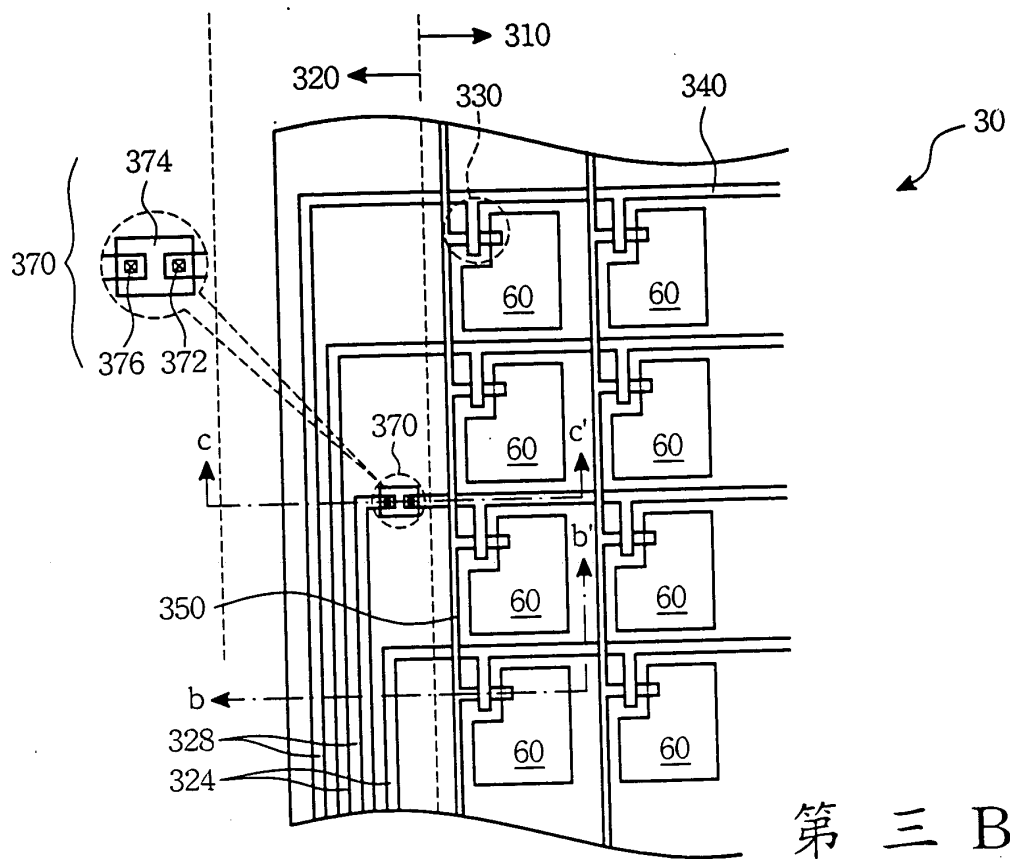
第二 B 圖



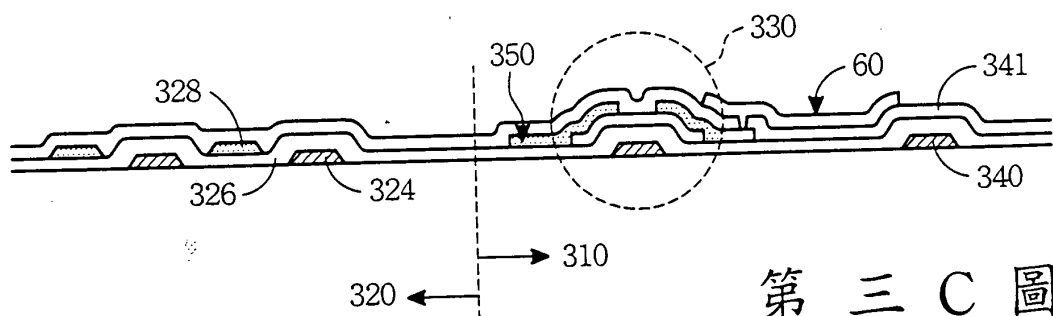
第二 C 圖



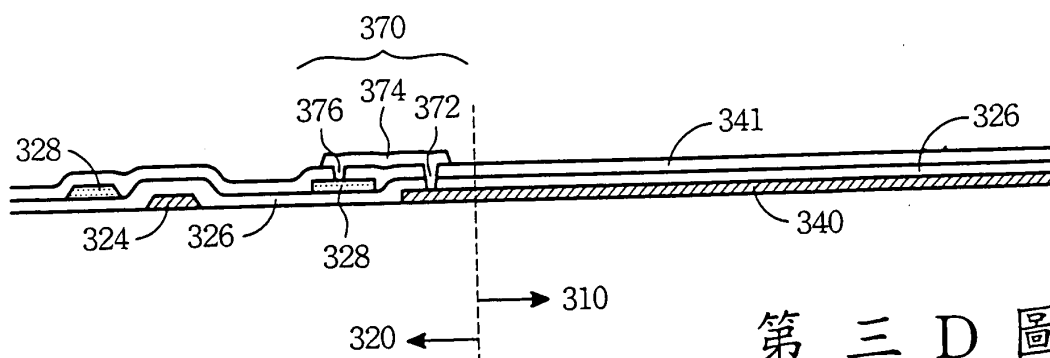
第三 A 圖



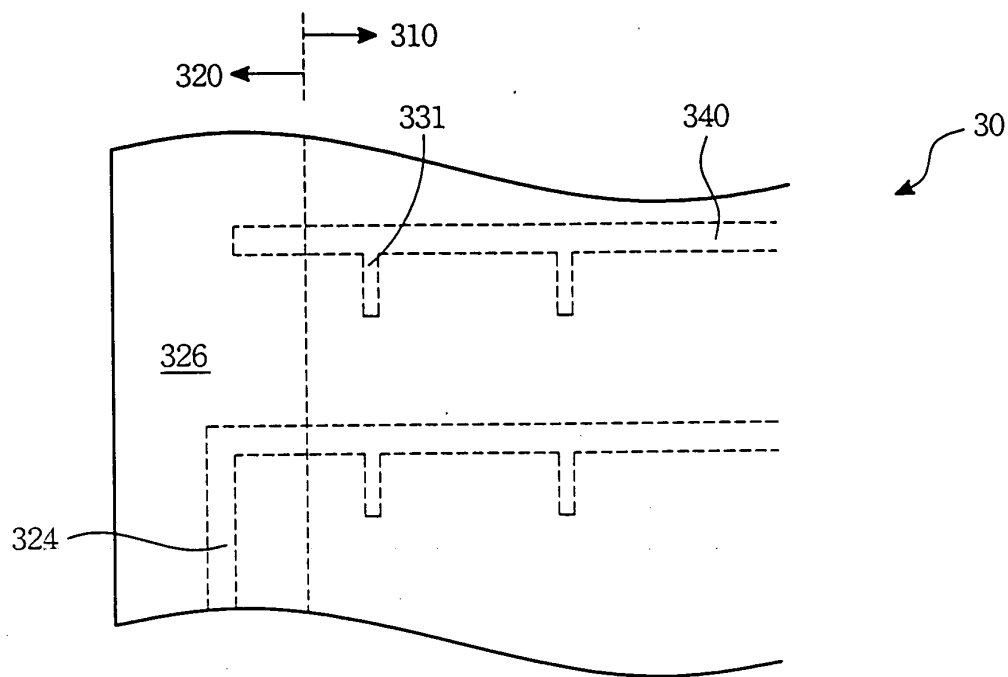
第三 B 圖



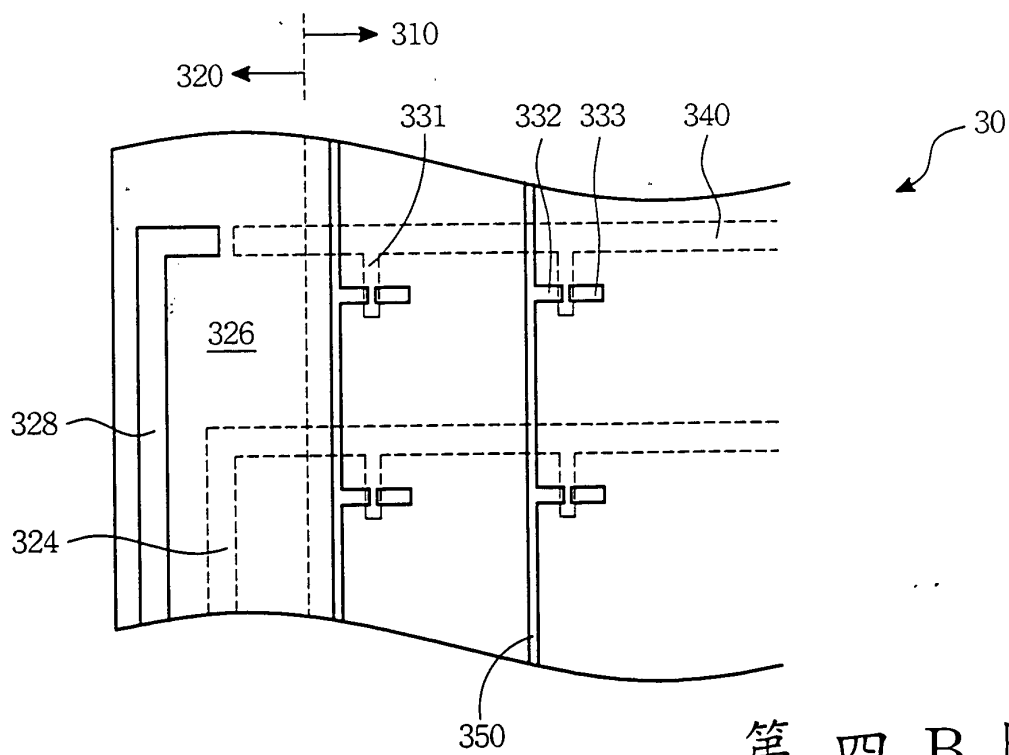
第三 C 圖



第三 D 圖



第 四 A 圖



第 四 B 圖

